

プラズマCVD法で作製したa-Si:H薄膜のSiネットワーク秩序性評価  
 Evaluation of Si Network Order of a-Si:H Thin Film  
 Fabricated by Plasma CVD Method

田中和真, 原尚志, 石榴, 中野慎也, 山下大輔,  
 鎌滝晋礼, 板垣奈穂, 古閑一憲, 白谷正治

Kazuma Tanaka, Hisayuki Hara, Liu Shi, Shinya Nakano, Daisuke Yamashita,  
 Kunihiro Kamataki, Naho Itagaki, Kazunori Koga and Masaharu shiratani

九州大学  
 Kyushu University

近年、IoTデバイスの急速な普及により、その電力源としてフレキシブル・軽量な水素化アモルファスシリコン(a-Si:H)太陽電池が期待されている。a-Si:H薄膜におけるアーバックテイルの存在はa-Si:H薄膜太陽電池の開放電圧Vocの減少につながり、発電効率の低下をもたらす[1]。アーバックテイルは膜中Siネットワークの短距離秩序性の向上により抑制できると考えられている[2]。本講演では、Siネットワーク秩序性の指標であるの480 cm<sup>-1</sup>ラマンピークの半値幅と基板温度の関係について議論する。

実験では、マルチホロー放電プラズマCVD法とクラスタ除去フィルタを併用し、P層基板上にI層膜を20 nm製膜した[3,4]。SiH<sub>4</sub>ガス流量を84 sccmとし、圧力は0.08 Torrとした。周波数は110 MHz、20 Wの高周波電圧を放電電極に印加し、プラズマを生成した。基板温度は150–270 °Cとした。ラマン分光計測はラマン分光装置(JASCO,NRS-3100)を用いて行った。励起光源はNd:YAGレーザー光の第二高調波(λ=532 nm)である[5]。測定はI層膜側からレーザーを入射し、それぞれの膜に対して異なる位置7点で計測した。

図1にP層上I層膜のラマンピーク(480 cm<sup>-1</sup>)半値幅の基板温度依存性を示す。基板温度が150 °Cから200 °Cまで増加するにつれて半値幅は67.9 cm<sup>-1</sup>から64.7 cm<sup>-1</sup>まで減少し、200 °Cから250 °Cまでは一定、270 °Cではさらに63.7 cm<sup>-1</sup>まで減少する。これらは基板温度の上昇に伴う、I層膜表面における製膜前駆体の表面拡散長の増加、および水素の引き抜き反応速度の増加が主要因と考えている。150–270 °Cという適切な基板温度が、P/I界面領域におけるI層膜のSiネットワーク秩序性の向上が可能であり、開放電圧

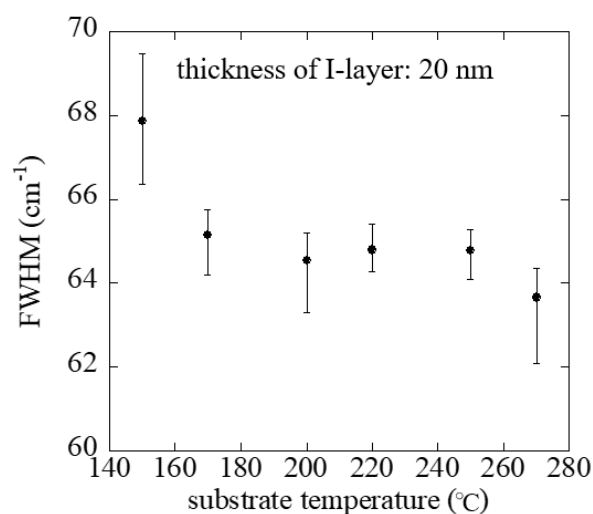


図1. P層上I層膜のラマンピーク(480 cm<sup>-1</sup>)半値幅の基板温度依存性

の向上が期待できる。

本研究はAISTおよびJSPS科研費JP26246036の援助を受けている。

[1] F. Zhu, et al., J. Non-Cryst. Solid., **167** (1993) 65.

[2] J. He et al., Vacuum., **146** (2017) 409.

[3] S. Toko, et al., Jpn. J. Appl.Phys., **55** (2016) 01AA19.

[4] S. Toko, et al., Surface and Coatings Technology **326** (2017) 388-394.

[5] K. Keya, et al., Jpn. J. Appl. Phys., **55** (2016) 07LE03.