

衝突合体実験のための逆バイアステータピンチ法の最適化 Field-reversed Theta Pinch Method for Collisional Merging Formation of a Field-reversed Configuration

渡部慎太郎, 小野直人, 廣橋光始, 広瀬陽介, 内出 隼, 伊藤千紘, 石崎美月,
平野 結, 関口純一, 浅井朋彦, 高橋努

Watanabe Shintarou, Ono Naoto, Hirohashi Kouji, Hirose Yousuke, Uchide Hayato, Ito Chihiro,
Ishizaki, Mitsuki, Hirano Yui, Sekiguchi Jyunichi, Asai Tomohiko, Takahashi Tsutomu
日大理工, Nihon Univ. CST

1. はじめに

磁場反転配位 (FRC) プラズマは, 米国TAE社のC2/C2U装置によるFRTP法で生成した2つのFRCを超音速衝突合体させる方法^[1]とAMBAL型プラズマガンによる交換型不安定性であるトロダルモード $n=1, n=2$ の回転不安定性の抑止法^[2]の確立によりプラズマの閉じ込め特性が飛躍的に改善された. 日本大学では, Fig.1に示す日本で唯一稼働するFRTP装置であるFAT (Flux Amplification via Translation) 装置の左側に逆バイアステータピンチ装置 (FRTP, 以下新生成部と呼ぶ) を設置, FAT-Uに改造し超音速衝突合体生成法によるFRC生成実験を開始した. 現在進行中の初期実験についてまとめる.

2. FAT-Uの装置パラメータ

Fig. 1上に示すように, FAT-U装置のテータピンコイルは右側, 左側とも全長約1.5 m, 角度 1.2° の円錐型 (最大/最小内径は, $\phi 0.36$ m / $\phi 0.30$ m) で, 放電管は, 外径 $\phi 0.256$ mの石英製である. 新生成部の電源は, バイアス回路, 5 kV-2 mF (5 kV-2 mF), シータ予備電離回路, 25 kV-9.6 μ F (25 kV-11.25 μ F), 主圧縮回路, 35 kV-57.6 μ F (30 kV-67.5 μ F) で構成されコレクタープレートに並列接続される. 括弧内は, FAT装置の電源パラメータである. 閉じ込め部は, 厚み 5 mm, 直径 0.8 m, 全長 4 m SUS 304製で実効的な磁場のしみ込み時間は, 中央の直線部で 2 ms, 両側の円錐部で 3.0 -3.5 ms となる. 閉じ込め部コイルの準定常磁場回路は, ミラー部 5 kV-4 mF, 直線部 50 mF-300 V 6セットから成り, 独立にミラー比及び印加時間を変えることができる. Fig. 1下は, FAT生成部の典型的運転条件の磁場分布 (バイアス回路 3 kV, 予備電離回路 25 kV, 主圧縮回路 30 kV 充電) を示す.

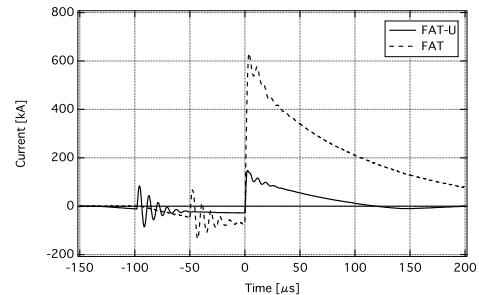


Fig. 2 Typical time evolutions of total current of theta pinch coil measured by Rogowski coil

3. FAT-U装置のFRC生成

Fig. 2にFAT-U装置の各生成部のシータピンコイルに流れる全電流波形を示す. 点線がFAT生成部, 実線がFAT-Uの新生成部である. 現在, 新生成部では, バイアス磁場 2 kV-4 mF, 予備電離 17.5 kV-9.6 μ F, 主圧縮磁場 25 kV-19.2 μ F の運転で, 立ち上がり時間, ピーク電流値は, 130 μ s-27 kA, 2.2 μ s-99kA, 2.5 μ s-150 kA となっている. 新生成部のバイアス磁場の周期が約 1.4倍に伸びている. バイアス回路スイッチをイグナイトロに変えたことによると考える. このインダクタンスの増加により, バイアス回路と主圧縮回路のカップリングが減少している. これらの放電結果から, 2.で示したFAT-Uのパラメータ運転でFig. 1 に示した閉じ込め磁場が達成できることがわかった. 新生成部では, Fig. 2 の運転条件でプラズマ半径 0.08 m, 長さ 1 m のFRC様プラズモイドが生成され, 15 μ sで生成部から閉じ込め部へ移送されている.

[1] H. Y. Guo, et al., Phys. Plasmas **18**, 056110 (2011),

[2] M. Tuszewski, et al., Phys. Plasmas **19**, 056108 (2012)

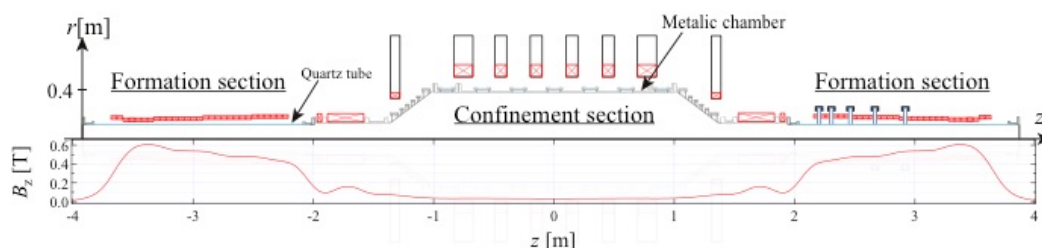


Fig.1 Schematic layout and confinement field profile of the FAT-U device.