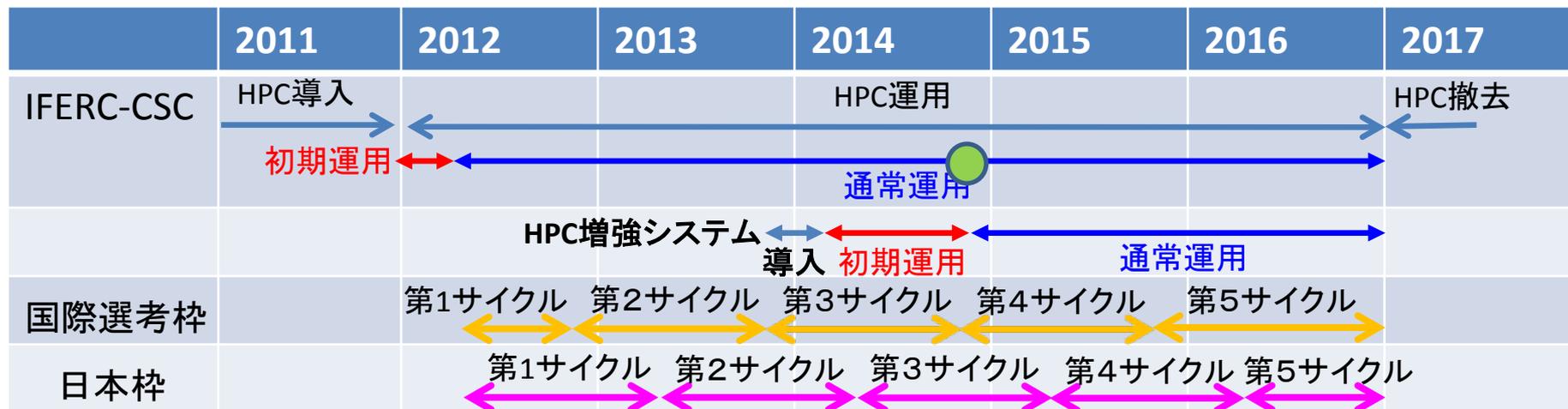


IFERC-CSCの現状報告

石井康友

日本原子力研究開発機構
六ヶ所核融合研究所
核融合炉システム研究開発部
BA計画調整グループ

BAの1つであるIFERC-CSCでは、2011年12月に高性能計算機システム(HPC)の六カ所サイトへの導入を完了し、2012年1月から初期運用を開始した。



➤ 2014年6月の世界のスパコンランキングTOP500で、世界30位、国内3位

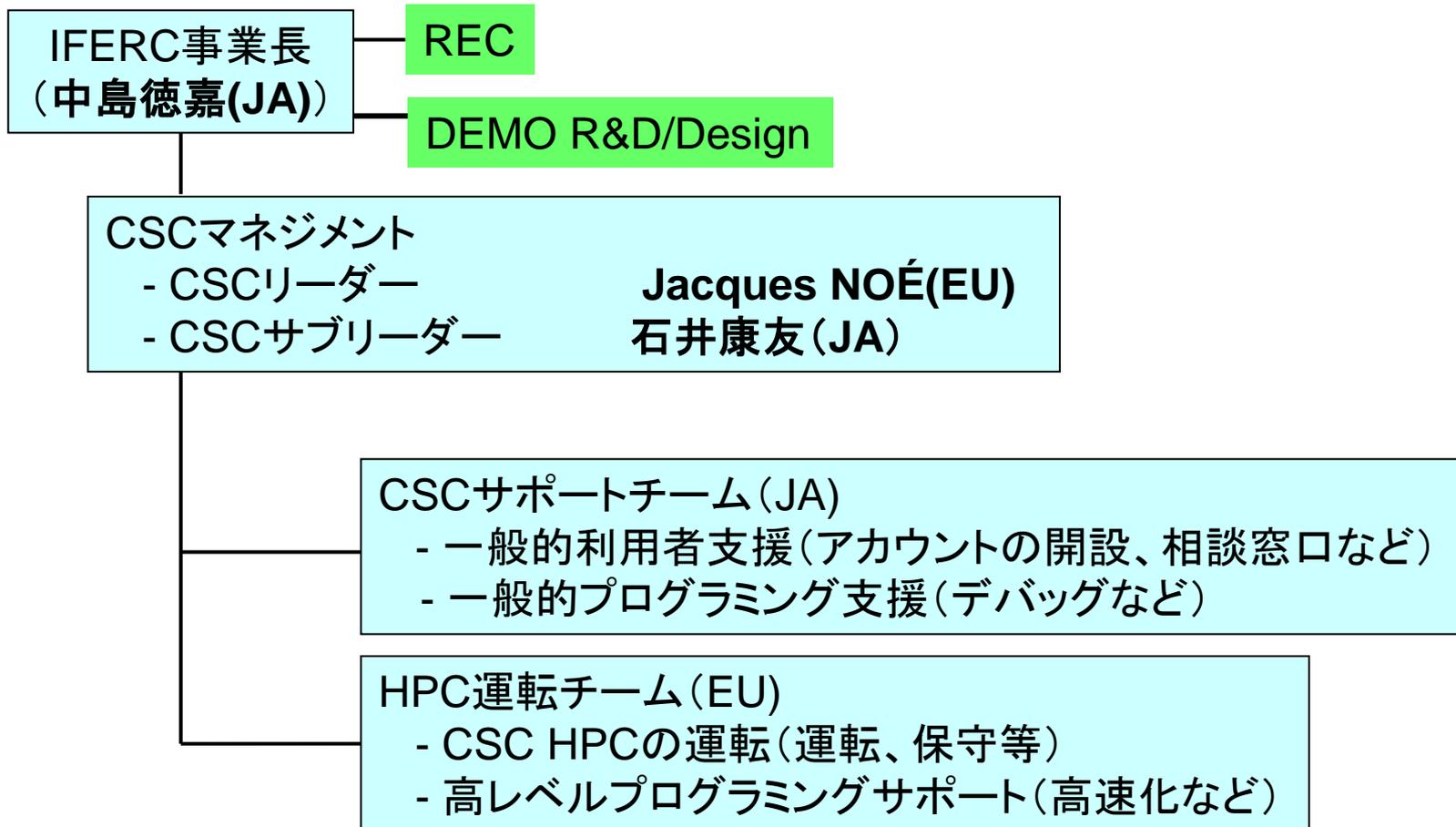
➤ 2014年1月に増強システム
(Intel Xeon Phi搭載のMICシステム)を導入

- 理論最高性能値 427Tflops
- Linpack性能値 225.1Tflops

➤ 2015年末に、その時点で入手可能な最新の計算ノード(Xeon Phi系列の予定)を少数ノード導入予定。



- 日欧の研究者にIFERC-CSCスパコンを提供し(運転・保守)、利用に際して必要となる利用者支援を行う。



- BA運営委員会より、IFERC-CSCを利用して得られた研究成果の取りまとめをより積極的に行うよう要請が有った。本要請に対応するため、IFERC事業チームにscientific adviser(嶋田道也氏)を導入。

IFERC CSC 高性能計算システム Helios (最大性能~1.524ペタフロップス)

大規模並列計算機 (Linpack 1.237PF)

データ保管システム



50ペタバイト(ディスク&テープ)
(初期は30ペタバイト)

内部ネットワーク (fat tree QDR)



可視化サーバー
(GPU付き32nodes)

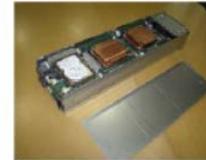
ユーザー
ログインノード



BULL/BullX
Node
2 processors (16 cores)
294 Gflop/s
64 GB memory
120 GB SSD

1 blade=2 nodes

INTEL
Sandy-Bridge EP
8 cores
18,4 Gflop/s per core



8820 processors
70560 cores

4410 nodes

BULL/BullX
Enclosure
5,3 Tflop/s
18 nodes



245 enclosures

BULL/BullX
Rack
26,5 Tflop/s
5 enclosures
Water cooled door



49 racks

1.524PFlops
282TBmemory
15PB Disk/40PB tape
102GB/s IO bandwidth

INTEL
Sandy-Bridge EP
8 cores – 2,7Ghz
21.6 Gflop/s per core



8820 processors
70560 cores

BULL/BullX B510
2 processors (16 cores)
346 Gflop/s
64 GB memory
1 blade=2 nodes



4410 nodes

BULL/BullX Enclosure
6,2 Tflop/s
18 nodes

245 enclosures

BULL/BullX Rack
31,1 Tflop/s
5 enclosures
Water cooled door

49 racks

1,524 Pflop/s



INTEL
Xeon Phi 5110P
60 cores – 1,05 Ghz
17.6 Gflop/s per core
8 GB local memory



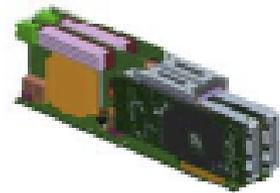
360 processors
21600 cores

INTEL
Sandy-Bridge EP
8 cores – 2,1 Ghz
16.8 Gflop/s per core



360 processors
2880 cores

BULL/BullX B515
2 Xeon Phi (120 cores)
2 Xeon SB (16 cores)
2375 Gflops
48 GB memory
1 blade=1 node



180 nodes

BULL/BullX Enclosure
21.37 Tflop/s
9 nodes

20 enclosures

BULL/BullX Rack
85.49 Tflop/s
4 enclosures
Water cooled door

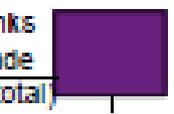
5 racks

0,427 Pflop/s



1 bottom switch / enclosure

2 links /blade (18 total)



1 link/top swi (18 total)



18 top switches
252 ports/switch

MICシステム

- 2013年12月よりHelios増強システムのBA六ヶ所サイト CSC&REC棟2Fへの搬入、設置を開始。
- 2014年2月13日より運用開始。
 - 初期運用フェーズ 2014年2月13日～2014年11月18日
 - 初期運用フェーズではオフロードモードのみ使用可能
 - 11月下旬に行う本体システムのupdateにより、12月2日からネイティブモードが使用可能
- 増強システムの計算資源は日欧50%づつ使用し、各実施機関が資源配分を行う。日本側実施機関は、IFERC-CSC利用員会による応募プロジェクトの評価及びCSC計算機資源配分評価合同作業会委員による資源配分の合理性、妥当性の評価を経て、増強システムの計算資源を配分する。
(初期運用フェーズでは、この評価・審査過程を簡約化し、より多くのユーザーに新システムを試験利用して貰う)

計算ノード

- 2014年8月に本体システムと同じ計算ラック1台を導入
(導入を予定していた磁気テープの代替)。
- 本体システムの全ノード数が4500ノードと成った。

ジョブクラスのプライオリティ変更

- 258-513nodesのjobクラスの初期プライオリティ値を上昇させた。
 - 258-513nodesのjobクラスの利用割合が増大。
 - 変更初期は小クラスjobの待ち時間が増大したが、現時点では小クラスの待ち時間も減少。

- 第4サイクル(2014.12.2～)から、72時間のjobを許可(予定)。全nodeの10%を72時間jobの上限とする。

Heliosを利用した研究成果リスト(2014年)

	EU	JA	Total
MHD	27	19	46
Fast Particles	15	7	22
Turbulence	48	32	80
Edge	21	12	33
H & CD	16	4	20
Modeling	4	9	13
Materials	41	6	47
Technology	13	0	13
Computational Science	1	0	1
Total	186	89	275

今後の主な日程

- 2104.12.2
国際枠(80%枠)第4サイクル、EU枠第4サイクル開始、
MIC_JA native mode初期利用開始
- 2014.12下旬
JA枠(本体システム、MIC)公募開始(予定)
- 2014.3.31
本体システムJA枠第3サイクル、MIC JA初期利用終了
- 2014.4.1
JA枠(第4サイクル、MIC第1サイクル)開始

Helios終了後に関して

- CSCは2016年末で、Heliosの運用を終了。
- 現行のBA活動は2017年5月で終了予定(BA協定自体は原則、自動延長)。
- 2017年5月以降の現行のBA活動(CSC含む)に関しては、現在、日欧で協議中。